

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-260448

⑬ Int.Cl.³

H 01 L 25/00

発明記号

A

庁内整理番号

7638-5F
7638-5F
6412-5F

⑭ 公開 平成2年(1990)10月23日

H 01 L 25/14
23/46

Z
C※

審査請求 未請求 請求項の数 5 (全14頁)

⑮ 発明の名称 半導体装置および放熱フィン

⑯ 特 願 平1-80486

⑰ 出 願 平1(1989)3月30日

⑱ 発 明 者 上 田 哲 也 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲ 発 明 者 立 川 透 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑳ 発 明 者 竹 原 克 尚 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

㉑ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉒ 代 理 人 弁理士 早瀬 憲一
最終頁に続く

明 細 書

1. 発明の名称

半導体装置および放熱フィン

2. 特許請求の範囲

(1) 平行に並んだ少なくとも1対の同一面積または異なる面積を有する電子回路基板と、

該1対の電子回路基板に垂直で、かつ該1対の電子回路基板の両方に渡って電氣的接続をしている少なくとも1つの半導体素子回路(以下ICと称す)とからなり、

上記1対の電子回路基板を垂直に立てて実装してなることを特徴とする半導体装置。

(2) 特許請求の範囲第1項記載の複数の半導体装置を、上記1対の電子回路基板が同一平面上に複数個並ぶよう、基板に対して垂直な方向に並べて積み重ねて実装してなることを特徴とする半導体装置。

(3) 特許請求の範囲第2項記載の半導体装置であって、

複数個積み重ねる単位半導体装置のうち最上位

位置以外のものは、該半導体装置が実装される外部装置又は基板と電氣的に接続される電極が並んでいる辺と反対側の辺上に、ランドと呼ばれる電極を有する電子回路基板を用いたものであることを特徴とする半導体装置。

(4) 半導体装置の内側に気体を流して冷却するようにしたことを特徴とする半導体装置。

(5) 空気等気体の流れの方向に複数の貫通孔を有し、ハニカム構造になっていることを特徴とすることを特徴とする放熱フィン。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は半導体装置の構造および、その半導体装置で用いる放熱フィンの構造に関するものである。

(従来の技術)

第15図は従来の通常ICと呼ばれている半導体装置のうちSOP(Small Outline Package)と呼ばれるパッケージの一部破断面を示す斜視図である。第16図は第15図に示した従来の

BEST AVAILABLE COPY

凡5と外部装置又は基板との間を取り持つ部分で

Ⅱ5と外装設置又は基板との間を取り持つ部分で、クリンナーF、9又はクリンナーF9のうち、モジュールの電子回路基板等を取り込んで固定する部分で、クリンナーF、9又はクリンナーF9のうち、外装の設置又は基板の電気穴又はスルーホールと呼ばれる電極部に差し込んで使用するリレー部である。10はICのフタリー-F3やチップ部品7の電極と、電子回路基板6上の搭載電極8a、又は、電子回路基板6上の外装入出力電極8bとを電気的に接続する材料で、例えばはんだである。

次は作用について説明する。従来のモジュールは電子回路基板の上に設けられた、開閉等による電池パック（図示せず）と、IC1およびチップ部品7等により、通常のIC1では持ち得なかった機能を持った半導体装置、例えば、メモリ等の記憶容量が増加したり、異種のIC1を用いて複合機能を持つようにした半導体装置として使

えらる。

(発明が解決しようとする課題)

一ルでは得難かった高密度の実装を可能にする。
半導体装置を得ることを目的とする。

半液体状態を得ることを目的とする。

またこの発明の第2の発明は、使用者側でメモリ容量の拡張や機能の高度化を容易に行なうことができる半液体状態を得ることを目的とする。

またこの発明の第3の発明は、第2の発明にお

[illegible]

装置を得ることを目的とする。

またこの発明の第4の発明は、冷却を効率よく行うことのできるソーユール形半導体装置を得ることを目的とする。

またこの発明の第5の発明は、このようなモジューラ形半導体装置を冷却することのできる放熱フィンを得ることを目的としている。

【問題を解決するための手段】

この発明の第1の発明にかかる半導体装置は、
 平行に並んだ少なくとも1対の電子回路基板を外
 部装置又は基板に対して垂直に立てるとともに、
 外部電子回路基板、該2枚以上の電子回路基板に渡
 って実装されている1C等半導体装置部品及び予

SOP形ICを用いた従来の直成集積回路と異なり、通常モジュールと呼ばれるもの外形図で、上面図(第16図(a))、正面図(第16図(b))、側面図(第16図(c))、下面図(第16図(d))を示す。第16図(e)は、第16図(f)のA部の拡大図を示す。図において、1はICと呼ばれるパッケージされた半導体装置、2は半導体系子、3はリーフのうしろ面、半導体装置の外側部分で、外部装置と接続されるブタリーフ、4は半導体系子2を保護し、ICの外形を形づくる封止樹脂、5はモジュールと呼ばれる直成集積回路形半導体装置、6は電子回路基板、7は電子回路基板6の上に実装される部品で、IC1以外のチップ抵抗、チップコンデンサ等のチップ部品、8はモジュールの電極で、電子回路基板6上に設けられたリーフである。リーフ8には、電子回路基板に実装する、IC1やチップ部品7と接続するための搭載電極8aと、電子回路基板6と外部装置を電気的に接続するための外部入出力電極8bとがある。9はモジュールの外部入出力電極8bと接続され、モジュール5の外部入出力電極8bと接続される。

【があった。

また、従来のモジュールでは、使用者側でノモ
ー容量の拡張や機能の高度化を行うことが難し
かった。即ち、このような場合には、例えば、モ
ジュールを取り替える等の必要があり、使用者
側での改良は困難であつた。

この発明の第1の発明は、上記のような問題点
を解消するためになされたもので、従来のモジュ

ップ部品等で回路を作り、1つのモジュール型半導体装置を構成したものである。

また、この発明の第2の発明に係る半導体装置は、上記モジュール型半導体装置を2つ以上基板に対して垂直な方向に積み重ねるようにし、メモリー容量の拡張や機能の高度化を容易に行なえるようにしたものである。

また、この発明の第3の発明に係る半導体装置は、外部装置又は基板に垂直に立てて実装される電子回路基板の、外部装置又は基板と接続される電極が並んでいる辺と反対側の辺上に通常ランドと呼ばれる電極を設け、これとたとえばその両端にクリップ部を持ち、かつ該クリップ部がクリップリードの長手方向両端に、外側に向いた開口部を持つようなクリップリードとにより、複数の上記電子回路基板を、外部装置又は基板に垂直な方向に相互に連結できるようにしたものである。

また、この発明の第4、第5の発明に係る半導体装置および放熱フィンは、半導体装置の内側に気体を流して冷却することにより、あるいは放熱

フィンを用いることにより、モジュール型半導体装置の平行に並んだ電子回路基板の間に空気の流れを作り、モジュール型半導体装置又はそのIC等の動作に伴い発生する熱を逃して半導体装置を冷却し、半導体装置を正常に動作させるようにしたものである。

(作用)

この発明の第1の発明における、平行に並び、外部装置又は基板に垂直に立てて配置される、少なくとも1対の電子回路基板は、複数の電子回路基板に渡って実装されるIC等の半導体集積回路を何層にも重ねて実装することを可能ならしめる。

また、この発明の第2の発明における半導体装置は、上記モジュール型半導体装置を2つ以上基板に対して垂直な方向に積み重ねるようにしたから、メモリー容量の拡張や機能の高度化等を容易に行なうことができる。

また、この発明の第3の発明における、外部装置又は基板に垂直に立てて実装される電子回路基

板の、外部装置又は基板と接続される電極が並んでいる辺と反対側の辺上に設けられた通常ランドと呼ばれる電極は、これとその両端にクリップ部を持ち、かつ該クリップ部がクリップリードの長手方向両端に、外側に向いた開口部を持つようなクリップリードとにより、複数の上記電子回路基板を、外部装置又は基板に垂直な方向に相互に連結することを可能にする。

また、本発明の第4の発明における半導体装置は、半導体装置の内側に空気の流れを作り、これにより半導体装置を冷却するようにしたから、上記のようなモジュール型半導体装置の冷却が可能となる。

また、本発明の第5の発明におけるハニカム構造を持つ放熱フィンは、ハニカム構造の空洞部に空気等の気体の冷媒を流すことにより、内側にIC等発熱体を包み、内側に気体を流して冷却するような、モジュール型半導体装置の冷却効率を向上させる。

(実施例)

以下、この発明の一実施例を図について説明する。

第2図～第4図はこの発明の第1の実施例による半導体装置を示し、図において、1～10は既述のものと同じであるので説明を省略する。

次に作用について説明する。

第2図は本発明の第1の発明の一実施例による半導体装置における、2枚の電子回路基板6の両方に渡って電気的接続をなし得るIC1の例を示す。上記IC1は通常の双方向にリードの出ているIC1を、通称ZIL(Zig zag la Line)型パッケージと同様にリード変形させたものである。

第2図に示したIC1は、第3図に示すように実装できる。第3図は第2図に示したIC1を平行に並んだ2枚の電子回路基板6aおよび6bに渡って実装した場合の部分外形図を示す図で、第3図(a)は正面図、第3図(b)は上面図、第3図(c)は電子回路基板6bを除いた場合の側面図であり、第3図は三角法によって描いてある。

第4図は第3図に示した様な実装方法を用いて

作製した上記本発明の第1の発明の一実施例による半導体装置の正面図(第4図(a))及び側面図(第4図(b))である。

第4図に示すように、本発明による半導体装置の平行に並んだ2枚の電子回路基板6は、本発明による半導体装置を実装しようとする外部装置又は基板に垂直に立っており、かつ上記2枚の電子回路基板6に垂直に第2図に示した8枚のIC1が第4図に示す様に実装されるため、第4図に示したモジュール型半導体装置の場合、同じ外部装置又は基板の同一面積上に、8倍もの実装ができるという効果がある。

また、2枚の電子回路基板6及び該電子回路基板6上の他のIC1やチップ部品7をも含めて回路が組めるため、単にIC1を8個重ねるだけでは得られない機能を得るようにすることもできるという効果がある。

第5図、第6図、および第1図は第3の発明の一実施例による半導体装置を示し、図において、8cは、第4図の半導体装置5(第1図の下側の

半導体装置5b)の電子回路基板6の、本半導体装置を実装しようとする外部装置又は基板に電氣的に接続される電極が並んでいる辺(下側の辺)と反対側の辺(上側の辺)上に設けた、通常ランドと呼ばれる電極で、ここでは、特に区別するために拡張電極と呼ぶ電極である。他は既に説明したのでここでは省略する。

第5図は、第4図に示した第1の発明の実施例の半導体装置において、上記拡張電極8cを設けた本第3の発明の一実施例の半導体装置を構成する下側の半導体装置(5aとする)の正面図(第5図(a))、及び側面図(第5図(b))である。

第6図は、第4図に示した第1の発明の実施例の半導体装置において、第4図に示す、その上端にクリップ部9aを持ち、かつ該クリップ部がクリップリードの長手方向外側に向けて開口部を持ち、一方その下方にリード部9bを持つクリップリード9の代りに、第6図に示すその両端にクリップ部9aを持ち、かつ該クリップ部がクリップリードの長手方向外側に向けて開口部を持つよう

なクリップリード9を用いた、本第3の発明の一実施例の半導体装置を構成する上側の半導体装置(5bとする)の正面図(第6図(a))及び、側面図(第6図(b))である。

第1図は、第5図に示したモジュール型半導体装置5a及び第6図に示したモジュール型半導体装置5bを重ねた、本第3の発明の一実施例の半導体装置である。

第1図に示す様に、上記拡張電極8cと呼んでいる電極、及び上記第6図に示したその両端にクリップ部9aを持ち、かつ該クリップ部がクリップリードの長手方向両端に、外側に向いた開口部を持つようなクリップリード9により、半導体装置が実装される外部装置又は基板に垂直な方向に、単位モジュール型半導体装置5a及び5bを並べて積み重ねて実装し、モジュール型半導体装置5を得ることができる。そしてこのようなモジュール型半導体装置5においては、所望個数の半導体装置を積み重ね、実装することにより所望のメモリー容量、あるいは所望の機能を得ることができ、

メモリー容量の拡張や機能の高度化等を容易に行なうことができる。

なお、上記実施例では、第4図に示す、双方向ZIL型構成の集積回路である第1の発明の半導体装置に、第2、第3の発明を適用した半導体装置について示したが、本第2、第3の発明は、通常のZIL型構成の集積回路やSIL(Single In Line)型混成集積回路に適用しても良い。

次に、以上に述べてきた様な高密度に実装されたモジュール型半導体装置の場合、1個のIC1の発する熱が微少であっても全体としては大きくなり、放熱方法についても考慮する必要がある。また、近年、IC1の高速化の要求に伴い、ECL(Emitter Coupled Logic)やBI-CMOS等の高速ICが用いられる様になって来たが、この様な高速ICでは1個のICの発熱量が大きくなるために、放熱の問題がさらに重要になる。

第7図は、IC1に放熱フィンを設けて、自然放熱させた場合の本発明の第1の発明の一実施例による半導体装置における半導体素子を示す図で

あり、第8図は、上記半導体装置で用いられる、放熱フィンを設けたIC1の斜視図である。図中11は放熱フィンである。

第8図に示すICでは、内蔵された半導体素子2の発する熱の大部分は放熱フィン11を伝わって外部に放出されているが、いくらかは、半導体素子2を包む封止樹脂4を伝わって放出される。従って、第7図に示すようなモジュール型半導体装置5の場合、モジュール型半導体装置5の中心部には熱が溜まり高温になる。従って、時には、中心部付近のIC1が高温のため誤動作する等の不具合が出る場合もある。

そこで考えられたのが、例えば第9図に示された様な、本発明の第5の発明による放熱フィン11である。図中12は放熱フィン11の空洞部である。

上記放熱フィン11は第9図に示す様な構造になっており、放熱フィン11の空洞12中を気体の流れることにより、放熱フィン11を冷却させる。

以上述べて来た、第1図、第4図、第5図、第6図、第7図、第12図に示した本発明による半導体装置では全て、第2図に示した、双方向にZIL型のリードをもつIC1を用いているが、本発明の第1の発明の半導体装置において用いるIC1は上記IC1には限定されない。例えば第13図に示す様に、双方向にSIL型のリードを持つIC1でも良い。また、本発明の第1、第2の発明の半導体装置で用いられる、平行に並んだ少なくとも1対の電子回路基板には、少なくとも1つの第2図、第13図に示されるようなIC1が、2枚以上の上記電子回路基板に渡って実装されていれば、第14図に示すZIL型IC1や第15図に示すSIL型IC1が用いられても良い。

(発明の効果)

以上のように、本発明の第1の発明によれば、平行に並んだ複数の電子回路基板に渡ってICが垂直方向に実装されるため、高密度実装を可能にできるという効果がある。

また、本発明の第2、第3の発明によれば、第

上記本発明の第5の発明による放熱フィン11を設けたIC1を第10図、第11図に示す。第10図(a)は上記本発明の第5の発明による放熱フィン11を設けたIC1の正面図、第10図(b)は上面図、第10図(c)は側面図、第11図は斜視図である。

第12図は第5の発明による放熱フィン11を設けたIC1を実装した、本発明の第1の発明の一実施例による半導体装置で、特許請求の範囲第4項、第5項記載の本発明の第4、第5の発明の一実施例である。

第12図に示した、上記第4、第5の発明の一実施例による半導体装置は、第12図A又はBの方向から強制的に気体を送風させることにより、上記半導体装置の中心部においても熱が溜まることなく冷却される。なお、この実施例では、第12図A又はBから送られた気体流がモジュール型半導体装置5の上部から逃げて、冷却効果が下がるのを防ぐために、上部に蓋13が設けられている。

1の発明の複数の半導体装置を、外部装置又は基板に垂直方向に並べて実装することにより、1つのモジュール型半導体装置を構成でき、使用者側で容易に必要なメモリー容量、機能のモジュール型半導体装置を得ることができるという効果がある。

また、本発明の第4の発明によれば、立体型をしたモジュール型半導体装置の冷却を可能にするという効果がある。

また、本発明の第5の発明による放熱フィンによれば、気体の流れにより、上記放熱フィンを搭載したIC1を効率よく冷却できるという効果がある。

4. 図面の簡単な説明

第1図は、この発明の第2の発明の一実施例によるモジュール型半導体装置の正面図(第1図(a))及び側面図(第1図(b))である。

第2図は、第1図の半導体装置で用いられたIC1の一部断面を示す斜視図である。

第3図は、第2図に示されたIC1の実装方法

を示す正面図(第3図(a))、上面図(第3図(b))、および側面図(第3図(c))である。

第4図はこの発明の第1の発明の一実施例による単位半導体装置の正面図(第4図(a))および側面図(第4図(b))である。

第5図はこの発明の第2(第3)の発明の一実施例による下側単位半導体装置の正面図(第5図(a))及び側面図(第5図(b))である。

第6図はこの発明の第2の発明の一実施例による上側単位半導体装置の正面図(第6図(a))及び側面図(第6図(b))である。

第7図はこの発明の第1の発明の一実施例による半導体装置で放熱フィンを持たせたものの正面図(第7図(a))及び側面図(第7図(b))である。

第8図は第7図で用いられた、放熱フィン11を持つIC1の斜視図である。

第9図は本発明の第5の発明の一実施例による放熱フィンの構造の正面図(第9図(a))、上面図(第9図(b))及び側面図(第9図(c))である。

第10図は第2図に示したIC1に第9図に示

した放熱フィン11をIC1の両面に搭載した半導体素子の正面図(第10図(a))、上面図(第10図(b))、側面図(第10図(c))である。

第11図は上記半導体素子の斜視図である。

第12図は放熱を改良した本発明の第5の発明の一実施例による半導体装置の正面図(第12図(a))及び側面図(第12図(b))である。

第13図は第2図と同様、本発明の第1の発明の半導体装置に用いられ得るICの一部断面を示す斜視図である。

第14図は従来のZIL型ICの一部断面を示す斜視図である。

第15図は従来のSOP型ICの一部断面を示す斜視図である。

第16図は従来のモジュール型半導体装置の外形図で、上面図(第16図(a))、側面図(第16図(b))、第16図(c)、下面図(第16図(d))、第16図(c)のA部拡大図(第16図(e))である。

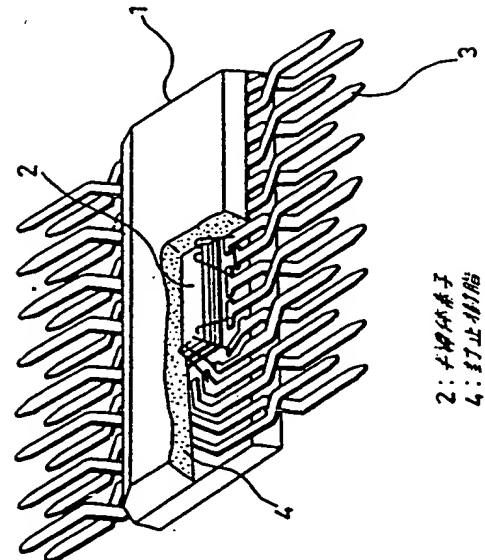
図中、1はIC、2は半導体装置、3はアフターリード、4は封止樹脂、5はモジュール、6は

電子回路基板、7はチップ部品、8はランドで、8aは搭載基板、8bは外入出力電極、8cは拡張電極、9はクリップリードで、9aはクリップ部、9bはリード部、10はハンダ、11は放熱フィン、12は空洞部、13は蓋である。

なお、図中、同一符号は同一もしくは相当部分を示す。

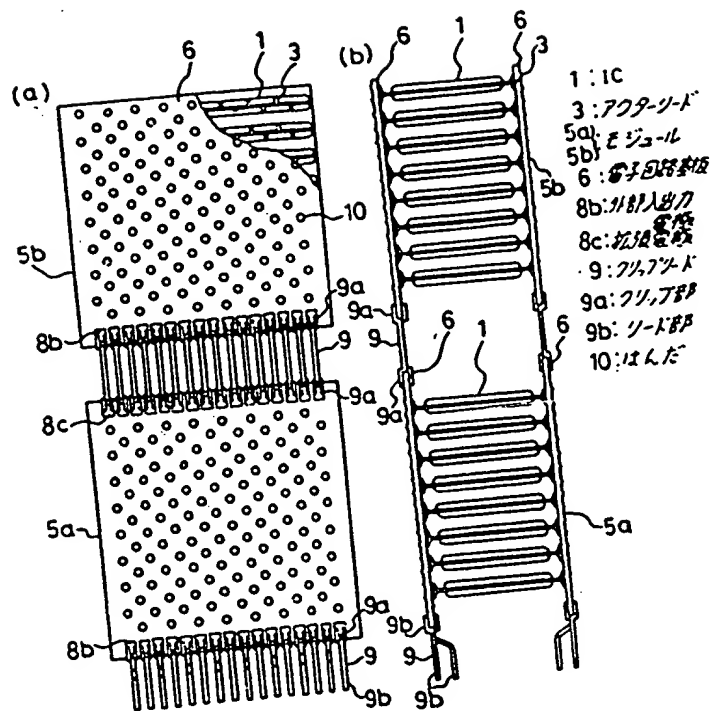
代理人 早 瀬 憲 一

図 2
第 2 図

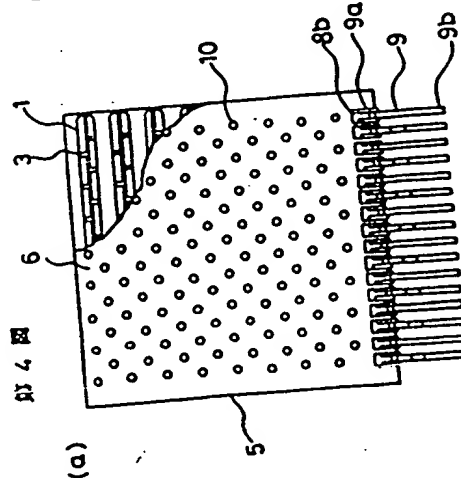
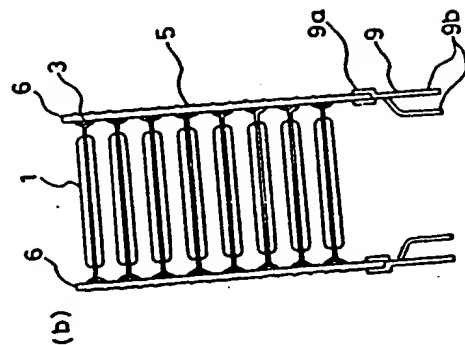
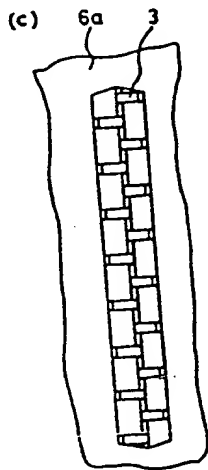
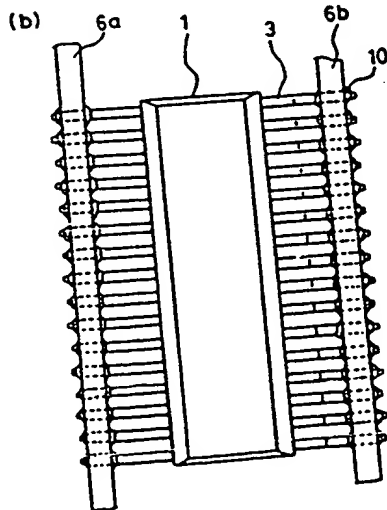
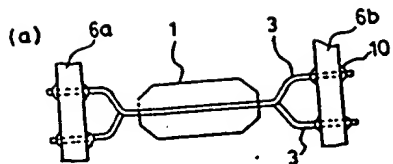


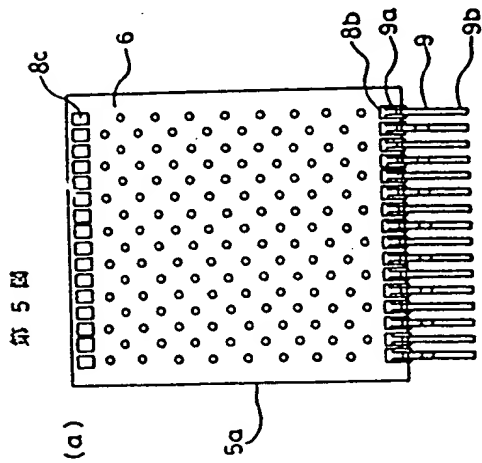
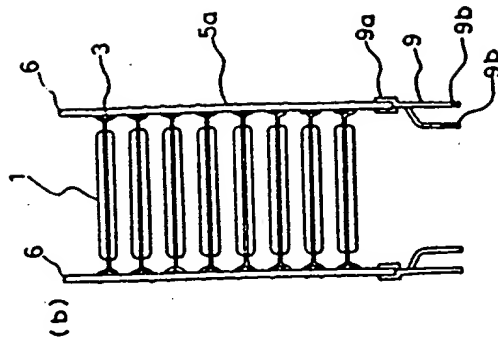
2:半導体素子
4:封止樹脂

第1図

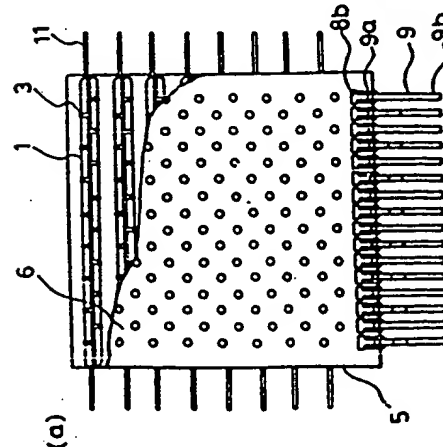
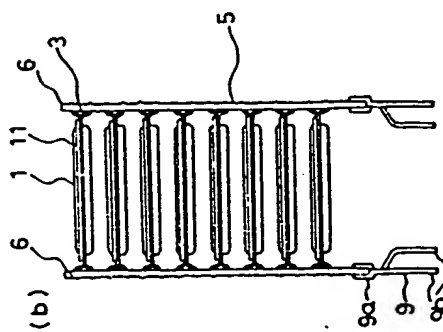


第3図



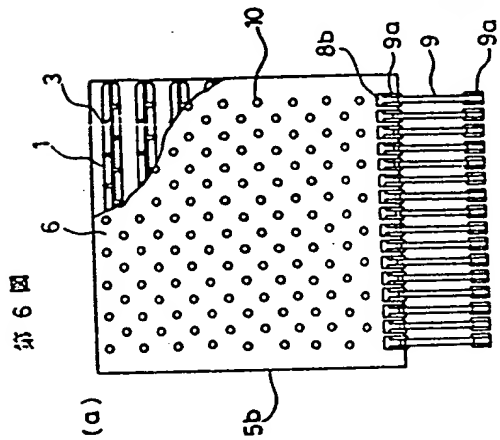
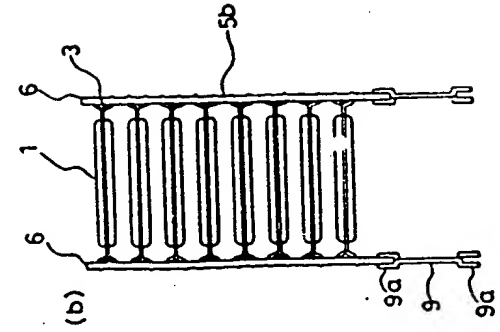


第 5 図

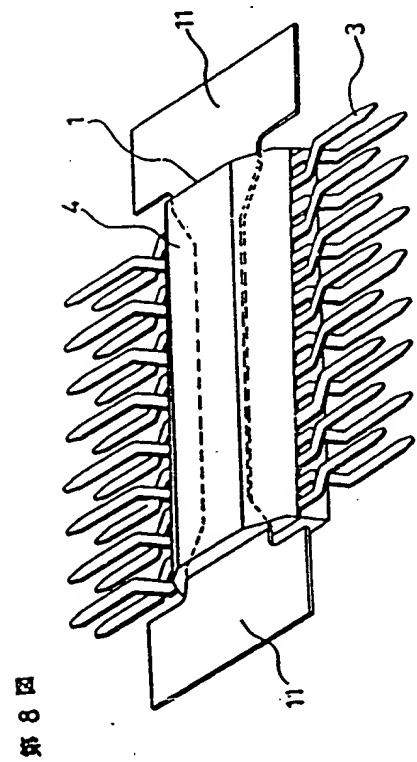


第 7 図

11: 基板

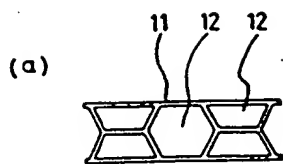


第 6 図

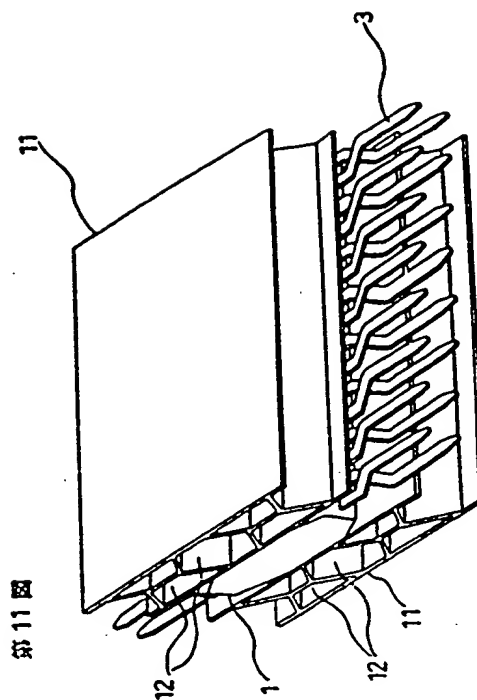
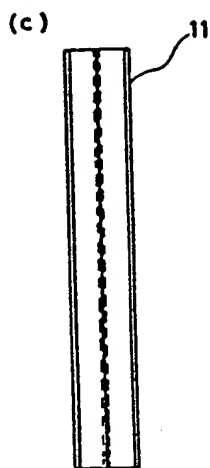
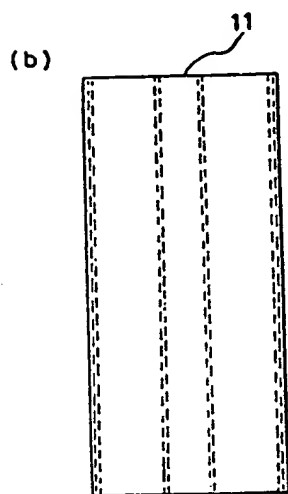


第 8 図

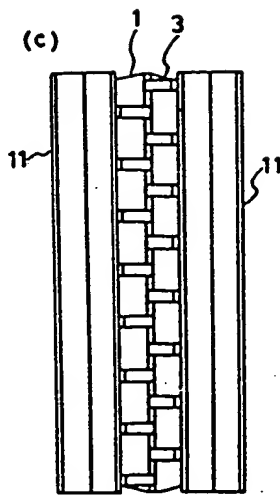
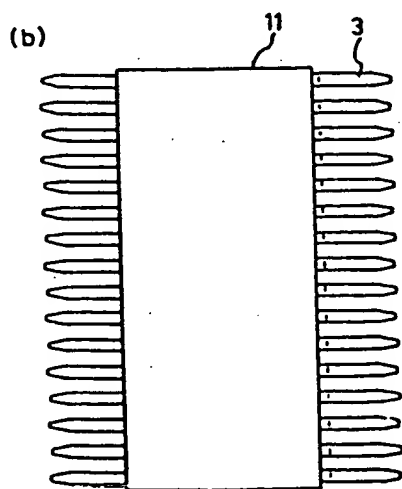
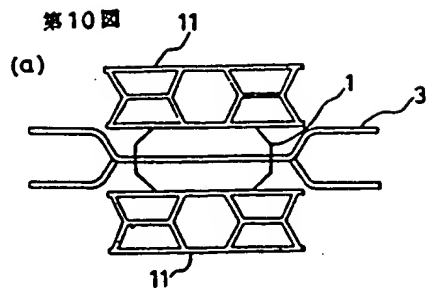
第9図



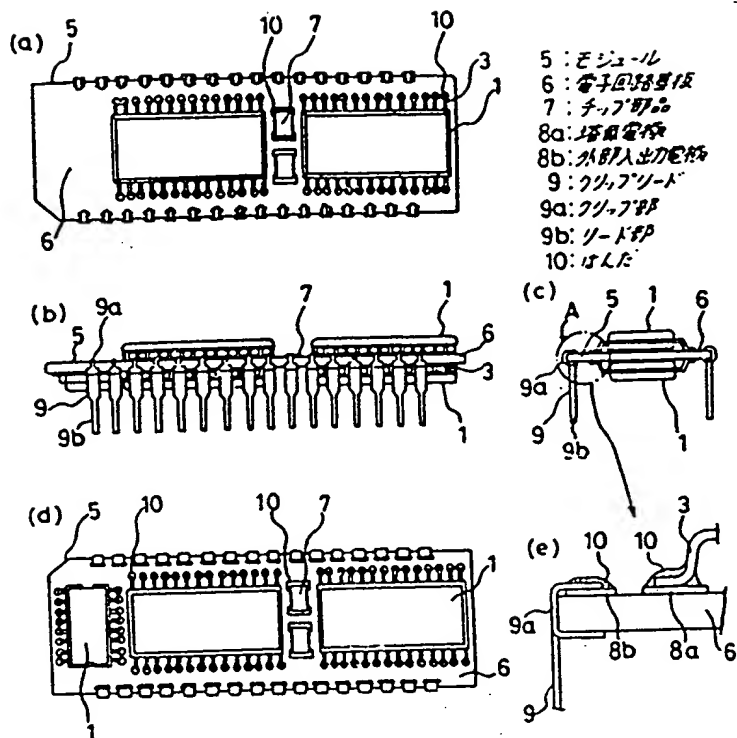
12: 空洞部



第10図



第16図



第1頁の続き

⑤Int. Cl. 9

H 01 L 23/467
23/50
25/10
25/11
25/18
H 05 K 7/14
7/20

識別記号

庁内整理番号

N

7735-5F

A
T

7373-5E
7373-5E

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.